

PLASMA DISPLAY PANEL

Patent number: JP2000251744

Publication date: 2000-09-14

Inventor: BOKU SHOBAI; KANG YOUNG CHEOL; BUN CHORUHI

Applicant: SAMSUNG SDI CO LTD

Classification:

- **International:** H01J11/02; H01J11/00

- **European:**

Application number: JP20000044208 20000222

Priority number(s):

Also published as:

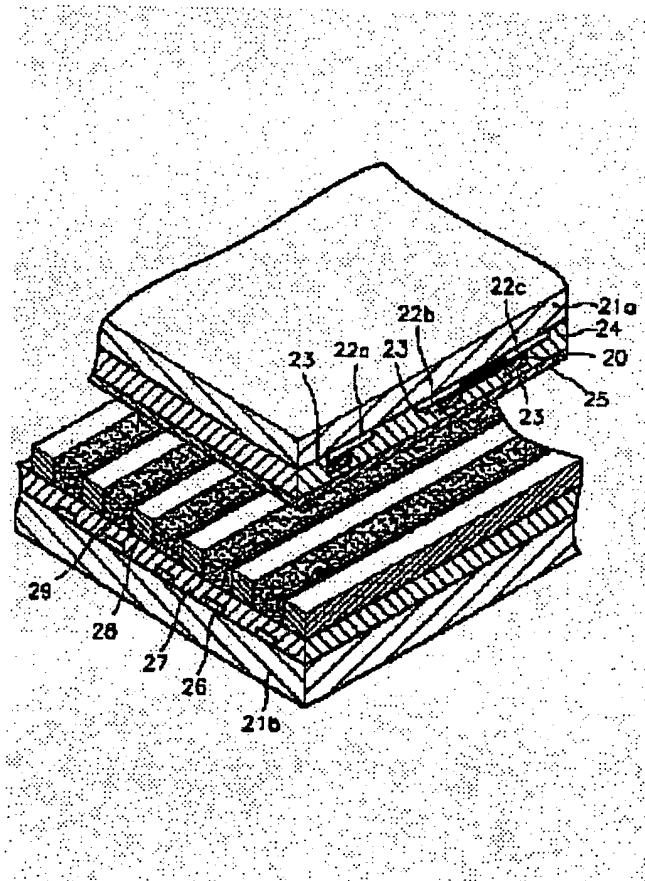
 US6650051 (B1)

[Report a data error here](#)

Abstract of JP2000251744

PROBLEM TO BE SOLVED: To simplify a manufacturing process by integrally forming a boundary part of a discharge cell and a black matrix layer between a common electrode and a scanning electrode and a bus electrode in the same material.

SOLUTION: This plasma display panel has a front substrate 21a, a common electrode 22a and a scanning electrode 22b formed alternately in an array on the lower surface of the front substrate 21a, a bus electrode 23 formed on the lower surface of the common electrode 22a and the scanning electrode 22b so as to have a smaller width than that between the common electrode 22a and the scanning electrode 22b, a boundary part of a discharge cell comprised of a discharge space including a pair of the common electrodes 22a and the scanning electrode 22b, and a black matrix layer 20 formed between the common electrode 22c, the scanning electrode 22b, and the bus electrode 23 alongside of them in the same insulative material. Thereby, the process is so simplified and the working efficiency is improved, and the optimum contrast is available.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-251744

(P2000-251744A)

(43)公開日 平成12年9月14日 (2000.9.14)

(51)Int.Cl'

H 01 J 11/02
11/00

識別記号

F I

H 01 J 11/02
11/00

マーク(参考)

B
K

審査請求 未請求 請求項の数10 OL (全 7 頁)

(21)出願番号 特願2000-44208(P2000-44208)

(71)出願人 590002817

三星エスディアイ株式会社
大韓民国京畿道水原市八達區▲しん▼洞
575番地

(22)出願日 平成12年2月22日 (2000.2.22)

(72)発明者 朴 昌培

大韓民国忠清南道天安市聖城洞山24-1番
地

(31)優先権主張番号 1999-6287

(72)発明者 姜 永鍾

大韓民国忠清南道天安市聖城洞山24-1番
地

(32)優先日 平成11年2月25日 (1999.2.25)

(74)代理人 100069431

弁理士 和田 成則

(33)優先権主張国 韓国 (KR)

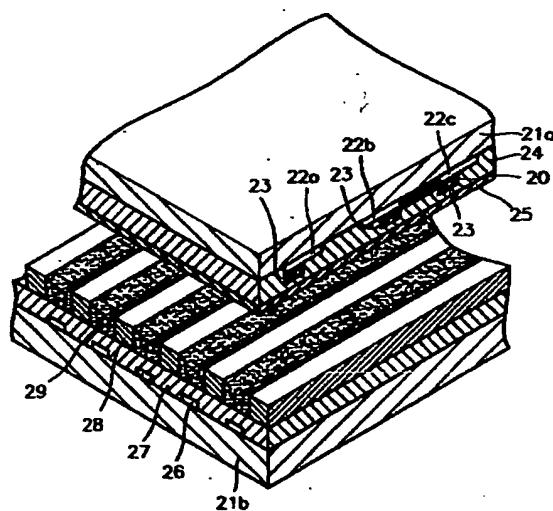
最終頁に続く

(54)【説明の名称】 プラズマディスプレイパネル

(57)【要約】

【課題】 放電セル境界部分と、共通電極及び走査電極とバス電極との間にブラックマトリックス層を同一な材料で一体に形成させることにより製造工程を単純化したプラズマディスプレイパネルを提供する。

【解決手段】 前面基板21aと、前記前面基板21aの下面に相互交代に並んで形成されたストリップ状の共通電極22a及び走査電極22bと、前記共通電極22aと走査電極22bとの下面に前記共通電極22aと走査電極22bとの幅より小さな幅を有するように形成されるバス電極23と、前記前面基板21aの下面の、前記一対の共通電極22aと走査電極22bとを含む放電空間で構成される放電セルの境界部分と、前記共通電極22c及び走査電極22bと前記バス電極23との間に同一な絶縁性材料で前記電極と並んで形成されるブラックマトリックス層20とを含む。これにより、工程が非常に簡単で作業効率が向上され、最適のコストが提供できる。



【特許請求の範囲】

【請求項1】 前面基板と、
前記前面基板の下面に相互交代に並んで形成されたストリップ状の共通電極及び走査電極と、
前記共通電極と走査電極との下面に前記共通電極と走査電極との幅より小さな幅を有するように形成されるバス電極と、

前記前面基板の下面の、前記一対の共通電極と走査電極とを含む放電空間より構成される放電セルの境界部分と、前記共通電極及び走査電極と前記バス電極との間に同一な絶縁性材料で前記電極と並んで形成されるブラックマトリックス層と、

を含むことを特徴とするプラズマディスプレイパネル。

【請求項2】 前記共通電極及び走査電極と前記バス電極との間に形成された前記ブラックマトリックス層の厚さが前記放電セルの境界部分に形成されたブラックマトリックス層の厚さより薄いことを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項3】 前記ブラックマトリックス層は前記放電セルの境界部分と前記共通電極及び走査電極と前記バス電極との間に一体に形成されたことを特徴とする請求項2に記載のプラズマディスプレイパネル。

【請求項4】 前記ブラックマトリックス層は、前記放電セル境界部分に形成された第1ブラックマトリックス層と、

前記共通電極及び走査電極と前記バス電極との間に形成された第2ブラックマトリックス層より成了ることを特徴とする請求項2に記載のプラズマディスプレイパネル。

【請求項5】 前記第2ブラックマトリックス層は前記共通電極と走査電極との相互対向する側面まで延びて塗布されたことを特徴とする請求項4に記載のプラズマディスプレイパネル。

【請求項6】 前記共通電極及び走査電極と前記バス電極との少なくとも一部にはブラックマトリックス層が塗布されなくて前記共通電極及び走査電極と前記バス電極とが相互通電されることを特徴とする請求項2に記載のプラズマディスプレイパネル。

【請求項7】 前記共通電極及び走査電極と前記バス電極との間に形成されたブラックマトリックス層には通孔が形成されてこれを通じて前記共通電極及び走査電極と前記バス電極とが相互通電されることを特徴とする請求項6に記載のプラズマディスプレイパネル。

【請求項8】 前記ブラックマトリックス層は不連続的に形成されたことを特徴とする請求項2に記載のプラズマディスプレイパネル。

【請求項9】 前記ブラックマトリックス層はガラス粉末に酸化物と黒色顔料とが混合された絶縁性材料で形成されることを特徴とする請求項2に記載のプラズマディスプレイパネル。

10

20

30

30

40

50

【請求項10】 前記前面基板の下面に相互交代に並んで形成されたストリップ状の共通電極及び走査電極と、前記共通電極と走査電極との下面に前記共通電極と走査電極との幅より小さな幅を有するように形成されるバス電極と、
前記前面基板の下面の、前記一対の共通電極と走査電極とを含む放電空間で構成される放電セルの境界部分と、前記バス電極の下面に同一な絶縁性材料で前記電極と並んで形成されるブラックマトリックス層と、
を含むことを特徴とするプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は前面基板上に形成されるブラックマトリックス層の構造が改善されたプラズマディスプレイパネルに関する。

【0002】

【従来の技術】 プラズマディスプレイパネルは相互対向する一対の基板の間に密封された放電ガスを放電させ、放電時発生される紫外線により蛍光体層を励起させて画像を形成する。

【0003】 このようなプラズマディスプレイパネルは、放電形式により直流型と交流型に分類でき、電極の構成形態により対向放電型及び面放電型とに大別できる。

【0004】 図10は従来のプラズマディスプレイパネルの一例を示したものである。

【0005】 図面を参照すれば、前面基板11aの下面にストリップ状の複数の共通電極12a及び走査電極12bが交互に形成される。前記電極12a, 12bにはライン抵抗を減らすため、これら電極より小さな幅を有するバス電極13a, 13bを各々備える。

【0006】 前記共通及び走査電極12a, 12bとバス電極13a, 13bは、前面基板11aの下面に塗布された誘電体層14に埋め込まれる。前記誘電体層14の下面には例えば酸化マグネシウム(MgO)膜のような保護膜15が形成される。

【0007】 前記共通及び走査電極12a, 12bの間にには維持放電が起こるが、この一対の共通及び走査電極12a, 12bが一つの放電セルを構成する。隣接する放電セルの間には絶縁体層1が形成される。又、前記各々の電極12a, 12bとバス電極13a, 13bとの間には導電体層2が形成される。ここで、前記絶縁体層1と導電体層2は一般的に黒色を帯びる。

【0008】 一方、前記前面基板11aと対向されて設けられる背面基板11bの上面には前記2枚の電極12a, 12bと交差するようにストリップ状のアドレス電極16が形成される。前記アドレス電極16は前面基板11a上に塗布された誘電体層17に埋め込まれる。前記誘電体層17上には放電空間を限定する隔壁18が相互離隔されて形成され、前記放電空間内には蛍光体層19が塗布される。

【0009】 前記のような構造を有する従来のプラズマ

ディスプレイパネルの走査電極12bとアドレス電極16に電圧が印加されると、予備放電が起こって壁電荷が充電される。この状態で前記共通電極12aと走査電極12bとの間に電圧が印加されると維持放電が起こってプラズマが生成され、これより紫外線が放射されて蛍光体層19を励起させて画像を形成する。

【0010】ここで、前記黒色の絶縁体層1と導電体層2は非放電領域での弱い発光現象による色染み現象をなくし、前面基板11aの外光反射率を低め、バックグランド放電により発光を遮断することによりコントラストを向上させる。

【0011】前記絶縁体層1と導電体層2はパターンが形成されたスクリーンを使用する印刷法により形成されるが、それらの材料は各々異なる。即ち、絶縁体層1はガラス粉末、酸化鉛(PbO)、酸化アルミニウム(Al₂O₃)及び黒色顔料等を混ぜる絶縁性材料で形成される反面、導電体層2は銀粉末と酸化物とを混合した導電性素材で形成される。従って、絶縁体層1と導電体層2とを形成させる各単位工程、特にフォト工程及び硬化工程等が比較的複雑で生産効率性に劣るという問題点があった。

【0012】

【発明が解決しようとする課題】本発明の目的は、放電セル境界部分と、共通電極及び走査電極とバス電極との間にブラックマトリックス層を同一な材料で一体に形成させることにより製造工程を単純化したプラズマディスプレイパネルを提供することにある。

【0013】

【課題を解決するための手段】前記のような目的を達成するための本発明によるプラズマディスプレイパネルは、前面基板と、前記前面基板の下面に相互交代に並んで形成されたストリップ状の共通電極及び走査電極と、前記共通電極と走査電極との下面に前記共通電極と走査電極との幅より小さな幅を有するように形成されるバス電極と、前記前面基板下面の、前記一对の共通電極と走査電極とを含む放電空間より構成される放電セルの境界部分と、前記共通電極及び走査電極と前記バス電極との間に同一な絶縁性材料で前記電極と並んで形成されるブラックマトリックス層とを含むことを特徴とする。

【0014】ここで、前記共通電極及び走査電極と前記バス電極との間に形成された前記ブラックマトリックス層の厚さが前記放電セルの境界部分に形成されたブラックマトリックス層の厚さより薄い。

【0015】前記ブラックマトリックス層は前記放電セルの境界部分と前記共通電極及び走査電極と前記バス電極との間に一体に形成されることが望ましい。

【0016】又、前記ブラックマトリックス層はガラス粉末に酸化物と黒色顔料とが混合された絶縁性材料で形成されることが望ましい。

【0017】

【発明の実施の形態】以下、添付した図面を参照しながら

ら本発明のプラズマディスプレイパネルの実施の形態を詳細に説明する。

【0018】図1は本発明の第1実施の形態によるプラズマディスプレイパネルを示したものである。

【0019】図面を参照すれば、前面基板21aの下面にはストリップ状の複数の共通電極22aと走査電極22bとが交互に形成される。前記共通及び走査電極22a, 22b上にはライン抵抗を減らすため、これらより小さな幅を有する導電性バス電極23が設けられる。前記電極22a, 22bは前面基板21aの下面に塗布された誘電体層24に埋め込まれている。又、前記誘電体層24の下面には、例えば、酸化マグネシウムより成る保護膜層25がさらに形成される。

【0020】前記前面基板21aと対向されて設けられる背面基板21b上には、前記共通及び走査電極22a, 22bと交差するようにストリップ状のアドレス電極26が形成される。前記アドレス電極26は誘電体層27に埋め込まれる。前記誘電体層27の上面には放電空間を限定する隔壁28が相互離隔されて形成される。前記放電空間内には蛍光体層29が塗布される。

【0021】前記共通電極22aと走査電極22bとの間には維持放電が発生されるが、この一对の共通電極22aと走査電極22bとを含む空間は一つの放電セルを構成する。

【0022】本発明の特徴によると、各放電セルの境界、即ち、走査電極22bと隣接する放電セルの共通電極22cとの間と、前記走査及び共通電極22b, 22cとバス電極23との間にはブラックマトリックス層20が形成される。前記ブラックマトリックス層20はガラス粉末に酸化物と黒色顔料とが混合された絶縁性材料で形成される。

【0023】前記のような構成を有するプラズマディスプレイパネルの製造方法を具体的に述べると、先ず透明な前面基板21a上にスパッタリングでITO膜を蒸着させて前記共通電極22aと走査電極22bとを形成する。続いて、放電セルの境界、即ち、一走査電極22bと隣接する放電セルの共通電極22cとの間に感光性のブラックマトリックス材料をストリップ状に塗布する。この際、前記ブラックマトリックス材料はバス電極23が形成される共通電極22aと走査電極22bとの上面一部にも塗布され、共通電極22a及び走査電極22bの上面でのブラックマトリックスの塗布厚さは前記放電セル境界領域の塗布厚さに比べて薄い。従って、前記共通及び走査電極22a, 22bの下面に塗布されるブラックマトリックスの幅は前記バス電極23の幅と同一なことが望ましい。

【0024】その後、前記ブラックマトリックス材料を露光及び現像して所望のパターンを得る。ブラックマトリックスパターンが形成された後、これを550°C-620°Cの温度範囲内で加熱してブラックマトリックス層20を完成する。この際、前記共通及び走査電極22a, 22bの下面に塗布されるブラックマトリックス層20の厚さは薄いので、熱処理中、前記共通及び走査電極22a, 22bに含有さ

れた導電性粒子が熱拡散により前記ブラックマトリックス層20へ拡散され、前記共通及び走査電極22a, 22bと前記バス電極23とは通電が可能になる。

【0025】 続いて、前記共通及び走査電極22a, 22bの下面に塗布されたブラックマトリックス層20の下面にライン抵抗を減らすため所謂銀や銀合金より成了た導電性ペーストを印刷するか或いはフォトリソグラフィ工程を通じてバス電極23を形成する。

【0026】 以後の製造工程は通常のプラズマディスプレイ製造方法と同一なので省略する。

【0027】 図2乃至図9には本発明による多様な実施の形態を示す。なお、すでに説明したものと同一部材には説明の便宜上同一符号を付して説明する。

【0028】 図2には本発明の第2実施の形態によるプラズマディスプレイパネルが示されているが、図面を参照すれば、放電セルの境界、即ち、一走査電極22aと隣接する放電セルの共通電極22cの間にはストリップ状の第1ブラックマトリックス層30が形成され、走査及び共通電極22b, 22cとバス電極23との間にはストリップ状の第2ブラックマトリックス層31が形成される。前記第1及び第2ブラックマトリックス層30, 31は相互分離されている。

【0029】 前記第2ブラックマトリックス層31の幅は前記バス電極23の幅と同一なことが望ましい。前記第1及び第2ブラックマトリックス層30, 31も前述した実施の形態と同一な絶縁性材料で形成され、前記第2ブラックマトリックス層31は前記2枚の電極22a, 22bとバス電極23とが通電可能なように薄く形成される。

【0030】 本発明の第3実施の形態を示した図3を参照すれば、放電セルの境界部分にストリップ状の第1ブラックマトリックス層40が形成され、走査及び共通電極22b, 22cとバス電極23との間と前記走査及び共通電極22b, 22cの側面には第2ブラックマトリックス層41が形成される。

【0031】 図4は本発明の第4実施の形態によるプラズマディスプレイパネルを示したものである。図示されたように、一放電セルの走査電極22aと隣接する放電セルの共通電極22cとの間と走査及び共通電極22b, 22cとバス電極23との間に絶縁性ブラックマトリックス層50が形成される。本実施の形態によると、走査及び共通電極22b, 22cとバス電極23との間に形成されるブラックマトリックス層50の幅は前記バス電極23の幅より狭い。この場合、前記走査及び共通電極22b, 22cとバス電極23との通電が確保できる。

【0032】 図5に示されたように、本発明の第5実施の形態によると、放電セルの境界部分と走査及び共通電極22b, 22cとバス電極23との間にはブラックマトリックス層60が形成される。ここで、前記走査及び共通電極22b, 22cとバス電極23との少なくとも一部には前記ブラックマトリックス層60が形成されていないので、前記電極

間の通電が確保できる。即ち、前記走査及び共通電極22b, 22cとバス電極23との間にはバス電極23の幅より小さな幅を有して前記ブラックマトリックス層60と分離して孤立ブラックマトリックス層61が形成されている。

【0033】 図6は本発明の第6実施の形態によるプラズマディスプレイパネルの前面基板の下面を示した底面図である。図面を参照すれば、前面基板21aの下面に形成された一放電セルの走査電極22bと隣接する共通電極22cとの間と前記走査及び共通電極22b, 22cとバス電極23との間にはブラックマトリックス層70が形成される。

【0034】 本実施の形態によると、前記ブラックマトリックス層70は前記走査及び共通電極22b, 22cと並んだ方向へ不連続的に形成される。従って、前記ブラックマトリックス層70が形成されない部分では前記走査及び共通電極22b, 22cとバス電極23との通電が確保できる。

【0035】 図7に示された本発明の第7実施の形態によると、一放電セルの走査電極22bと隣接の共通電極22cとの間と前記走査及び共通電極22b, 22cとバス電極23との間にはブラックマトリックス層80が前記電極22b, 22cと並ぶように連続的に形成され、前記走査及び共通電極22b, 22cと前記バス電極23との間には前記ブラックマトリックス層80が塗布されない通孔部分80aが形成される。従って、前記通孔部分80aを通じて走査及び共通電極22b, 22cとバス電極23とが相互通電される。

【0036】 図8を参照すれば、本発明の第8実施の形態によるプラズマディスプレイパネルでは、走査及び共通電極22b, 22cとバス電極23との間にはブラックマトリックス層90が形成され、このブラックマトリックス層90は一放電セルの走査電極22bと隣接する放電セルの共通電極22cの相互対向側面まで延びて塗布されている。

【0037】 図9は本発明の第9実施の形態によるプラズマディスプレイパネルを示す。

【0038】 本実施の形態によると、ブラックマトリックス層100は、放電セルの境界部分と、バス電極23の下面に形成される。

【0039】 前記のような構造を有する本発明によるプラズマディスプレイパネルの動作は従来のそれと同一なので詳細な説明は略する。

【0040】

【発明の効果】 本発明のプラズマディスプレイパネルによると、放電セルの境界部分と、共通及び走査電極の下面に同一な材料でブラックマトリックス層を同時に形成させ得るので、工程が非常に簡単で作業効率が向上され、ブラックマトリックス層を多様な形態で形成できることにより最適のコントラストが提供できる。

【図面の簡単な説明】

【図1】 本発明の第1実施の形態によるプラズマディスプレイパネルを示した分離斜視図である。

【図2】 本発明に係るプラズマディスプレイパネルの第2実施の形態を示した断面図である。

【図3】本発明に係るプラズマディスプレイパネルの第3実施の形態を示した断面図である。

【図4】本発明の第4実施の形態によるプラズマディスプレイパネルを概略的に示した分離斜視図である。

【図5】本発明の第5実施の形態によるプラズマディスプレイパネルを概略的に示した断面図である。

【図6】本発明の第6実施の形態によるプラズマディスプレイパネルの前面基板の構成を示した一部斜視図である。

【図7】本発明の第7実施の形態によるプラズマディスプレイパネルの前面基板の構成を示した一部斜視図である。

【図8】本発明の第8実施の形態によるプラズマディスプレイパネルを概略的に示した断面図である。

【図9】本発明の第9実施の形態によるプラズマディスプレイパネルを概略的に示した断面図である。

【図10】従来のプラズマディスプレイパネルを概略的に示した分離斜視図である。

【符号の説明】

11a, 21a 前面基板

11b, 21b 背面基板

12a, 22a, 22c 共通電極

12b, 22b 走査電極

13a, 13b, 23 バス電極

14, 17, 24, 27 誘電体層

15, 25 保護膜層

16, 26 アドレス電極

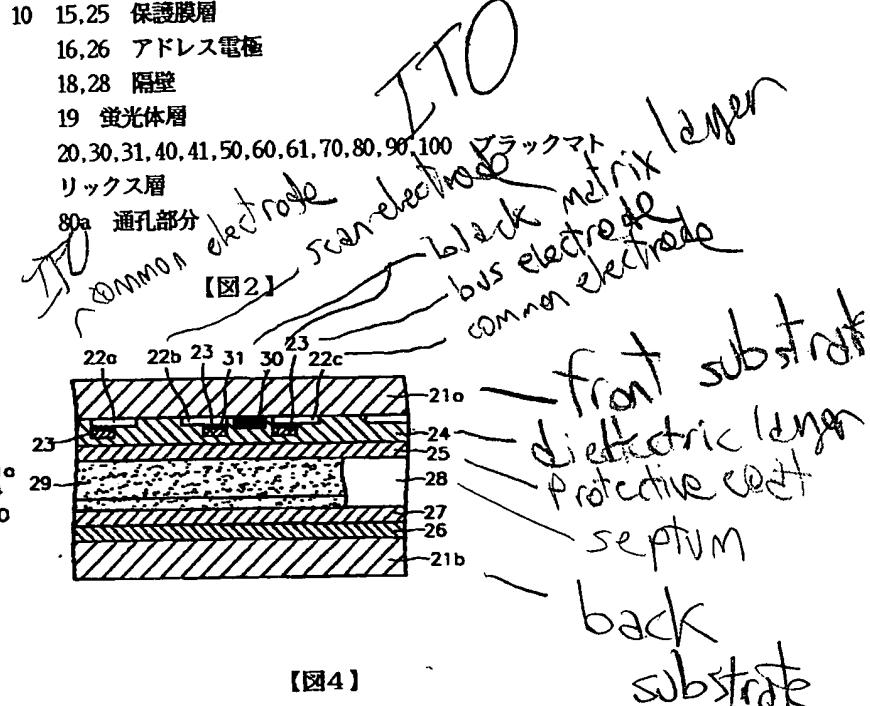
18, 28 隔壁

19 蛍光体層

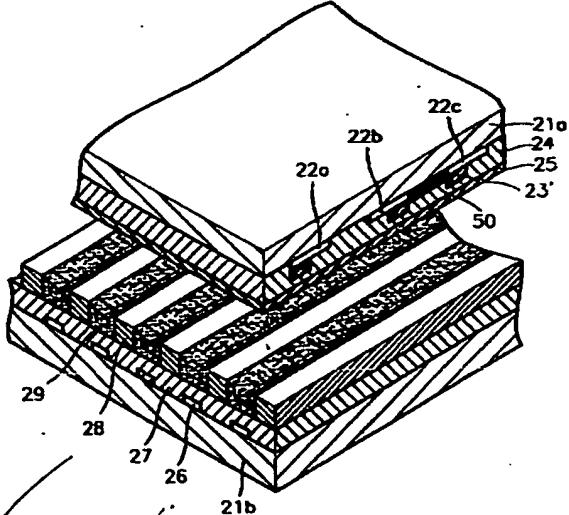
20, 30, 31, 40, 41, 50, 60, 61, 70, 80, 90, 100 ブラックマト

リックス層

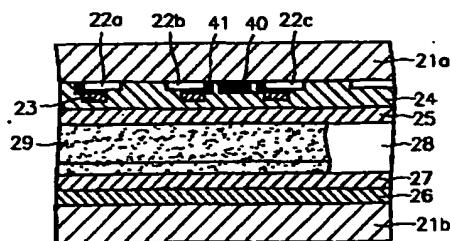
80a 通孔部分



【図4】

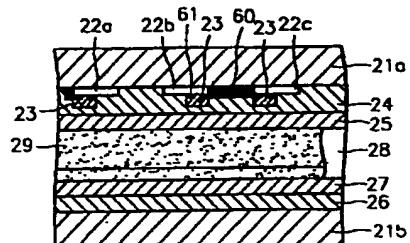


【図3】

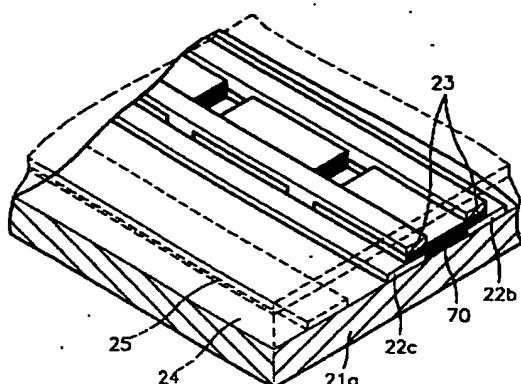


Septum Addressing electrode

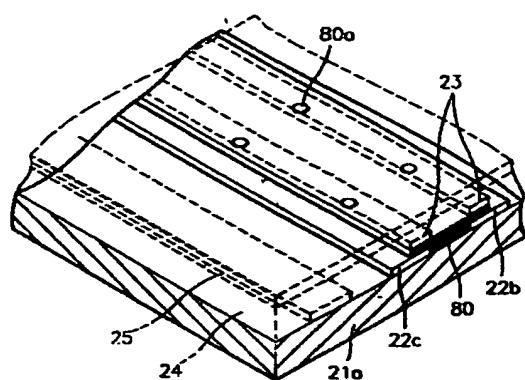
【図5】



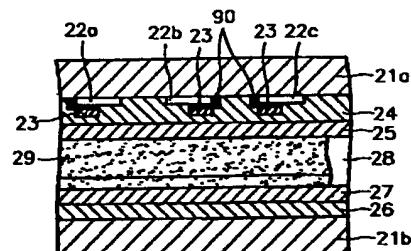
【図6】



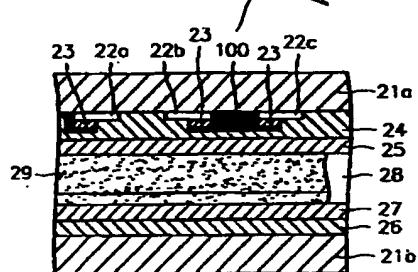
【図7】



【図8】

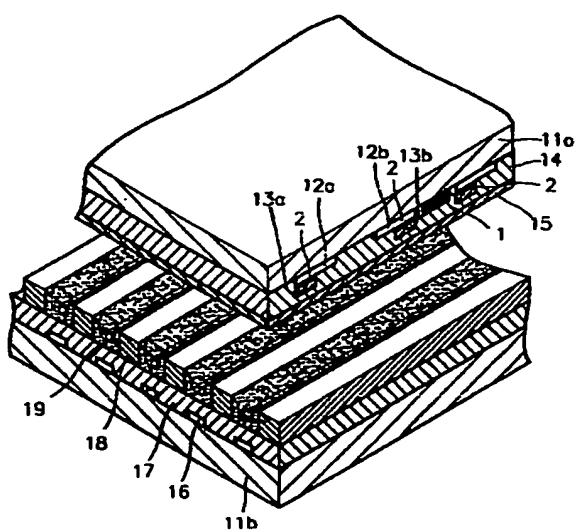


【図9】



【図10】

(従来の技術)



フロントページの覗き

(72)発明者 文 ▲ちよる▼▲ひ▼
大韓民国忠清南道天安市聖城洞山24-1番
地

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-251744

(43)Date of publication of application : 14.09.2000

(51)Int.Cl. H01J 11/02
H01J 11/00

(21)Application number : 2000-044208 (71)Applicant : SAMSUNG SDI CO LTD

(22)Date of filing : 22.02.2000 (72)Inventor : BOKU SHOBAI
KANG YOUNG CHEOL
BUN CHORUHI

(30)Priority

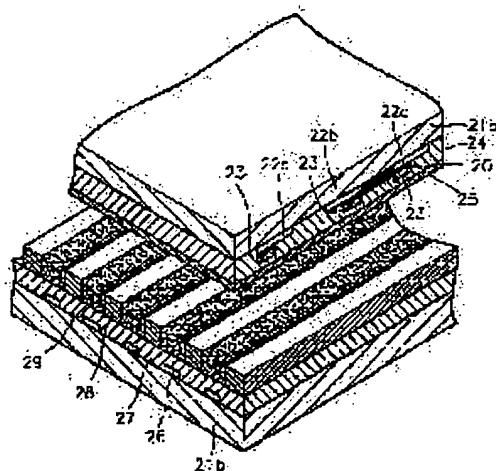
Priority number : 99 9906287 Priority date : 25.02.1999 Priority country : KR

(54) PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To simplify a manufacturing process by integrally forming a boundary part of a discharge cell and a black matrix layer between a common electrode and a scanning electrode and a bus electrode in the same material.

SOLUTION: This plasma display panel has a front substrate 21a, a common electrode 22a and a scanning electrode 22b formed alternately in an array on the lower surface of the front substrate 21a, a bus electrode 23 formed on the lower surface of the common electrode 22a and the scanning electrode 22b so as to have a smaller width than that between the common electrode 22a and the scanning electrode 22b, a boundary part of a discharge cell comprised of a discharge space including a pair of the common electrodes 22a and the scanning electrode 22b, and a black matrix layer 20 formed between the common electrode 22c, the scanning electrode 22b, and the bus electrode 23 alongside of them in the same insulative material. Thereby, the process



is so simplified and the working efficiency is improved, and the optimum contrast is available.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

PLASMA DISPLAY PANEL

BACKGROUND OF THE INVENTION

Field of the Invention

[0001] The present invention relates to a plasma display panel, and more particularly, to a plasma display panel having an improved structure of a black matrix layer formed on a front substrate of the plasma display panel.

Description of the Related Art

[0002] Plasma display panels (PDPs) form images using an electric discharge. In order to generate the electric discharge, the PDPs include a pair of substrates facing each other and the pair of substrates is sealed with a discharge gas. The discharge gas is discharged to generate ultraviolet rays and the generated ultraviolet rays excite a phosphor layer to form images.

[0003] Plasma display panels are categorized into a direct current (DC) type and an alternative current (AC) type according to the discharge type. Also, plasma display panels are categorized into a facing discharge type and a surface discharge

type according to the structural arrangement of the electrodes.

[0004] Fig. 10 is an exploded perspective view illustrating a plasma display panel according to the related art.

[0005] Referring to Fig. 10, the plasma display panel according to the related art includes a plurality of common electrodes 12a and a plurality of scan electrodes 12b. A strip shape of the common electrodes 12a and the scan electrodes 12b are alternately formed on a bottom surface of a front substrate 11a. Also, base electrodes 13a and 13b are formed on bottoms of the scan electrodes 12b and the common electrodes 12a. A width of the base electrodes 13a, 13b is narrower than the common electrodes and the scan electrodes 12a, 12b.

[0006] The common electrodes 12a, the scan electrodes 12b and the base electrode 13a, 13b are buried in a dielectric layer 14 coated on the bottom surface of the front substrate 11a. A passivation layer 15 is formed on a bottom of the dielectric layer 14. For example, magnesium oxide (MgO) is used to form the passivation layer 15.

[0007] A pair of the common electrode and the scan electrode 12a, 12b form a discharge cell where a sustain discharge is

generated. An insulating layer 1 is formed on a boundary between a discharge cell and an adjacent discharge cell. Furthermore, a conductive layer 2 is formed between the common electrode 12a and the base electrode 13a, and between the scan electrode 12b and the base electrode 13b. The insulating layer 1 and the conductive layer 2 are generally black.

[0008] Meanwhile, a strip shape of an address electrode 16 is formed on a rear substrate 11b to be crossed with the common electrode and the scan electrode 12a and 12b. The address electrode 16 is buried in a dielectric layer 17 coated on the front substrate 11a. A plurality of barrier ribs 18 is formed within a predetermined space on the dielectric layer 17 to limit a discharge region. A phosphor layer 19 is coated on the discharge region limited by the barrier ribs.

[0009] When a voltage is supplied to the scan electrode 12b and the address electrode 16 of the plasma display panel according to the related art, a wall charger is charged by a reserve discharge. And then, a voltage is supplied between the common electrode 12a and the scan electrode 12b to generate a sustain discharge. The generated sustain discharge forms plasma,

and the formed plasma radiates ultraviolet rays. Finally, the phosphor layer 19 is excited by the radiated ultraviolet rays to form images.

[0010] As described above, the insulating layer 1 and the conductive layer 2 are black. Such a black insulating layer 1 and black conductive layer 2 eliminate a color diffusion caused by light weakly emitted from a non-discharge region. The black insulating layer 1 and the black conductive layer 2 also lower a reflectivity of the front substrate 11a against light externally irradiated to the front substrate 11a. Furthermore, the black insulating layer 1 and the black conductive layer 2 isolate lights radiated by a background discharge. Accordingly, a contrast is improved.

[0011] The insulating layer 1 and the conductive layer 2 are formed by a printing scheme using a pattern formed screen, and are made of difference materials. That is, the insulating layer 1 is made of an insulating material including glass powder, lead oxide (PbO), and aluminum oxide (Al₂O₃). The conductive layer 2 is made of a conductive material having silver powder mixed with oxides. Since the insulating layer 1 and the conductive layer 2

are formed by the printing scheme with difference materials, unit processes of manufacturing the insulating layer 1 and the conductive layer 2, such as a photo process or a hardening process, are comparatively complex. Therefore, productivity of the plasma display panel according to the related art is degraded.

SUMMARY OF THE INVENTION

[0012] Accordingly, the present invention is directed to a plasma display panel that substantially obviates one or more problems due to limitations and disadvantages of the related art.

[0013] An object of the present invention is to provide a plasma display panel with a simplified manufacturing process by forming black matrix layers made of same material on a boundary area of discharge cells, between a common electrode and a base electrode, and between a scan electrode and a base electrode.

[0014] Additional advantages, objects, and features of the invention will be set forth in part in the description which follows and in part will become apparent to those having ordinary skill in the art upon examination of the following or may be learned from practice of the invention. The objectives and other

advantages of the invention may be realized and attained by the structure particularly pointed out in the written description and claims hereof as well as the appended drawings.

[0015] To achieve these objects and other advantages and in accordance with the purpose of the invention, as embodied and broadly described herein, a plasma display panel includes: a front substrate; a common electrode and a scan electrode, each of which has a strip shape, alternatively formed in parallel on the bottom surface of the front substrate; a base electrode formed on bottoms of the common electrode and the scan electrode to have a width narrower than the widths of the common electrode and the scan electrode; and black matrix layers made of same insulating material formed on a boundary of discharge cells configured with a pair of a common electrode and a scan electrode at a discharge region, and between the common electrode and the base electrode, and between the scan electrode and the base electrode, to be parallel with the electrodes.

[0016] A thickness of the black matrix layers formed between the common electrode and the base electrode and between the scan electrode and the base electrode may be thinner than a thickness

of the black matrix layer formed on the boundary of the discharge cells.

[0017] The black matrix layer may be continuously formed on the boundaries of the discharge cells to the base electrodes, between the common electrode and the base electrode, and between the scan electrode and the base electrode in one-piece.

[0018] The black matrix layer may be made of an insulating material having glass powder and oxides mixed with black pigment.

[0019] It is to be understood that both the foregoing general description and the following detailed description of the present invention are exemplary and explanatory and are intended to provide further explanation of the invention as claimed.

BRIEF DESCRIPTION OF THE DRAWINGS

[0020] The accompanying drawings, which are included to provide a further understanding of the invention and are incorporated in and constitute a part of this application, illustrate embodiment(s) of the invention and together with the description serve to explain the principle of the invention. In the drawings:

[0021] Fig. 1 is an exploded perspective view of a plasma display panel according to a first embodiment of the present invention;

[0022] Fig. 2 is a cross sectional view of a plasma display panel according to a second embodiment of the present invention;

[0023] Fig. 3 is a cross sectional view of a plasma display panel according to a third embodiment of the present invention;

[0024] Fig. 4 is an exploded perspective view of a plasma display panel according to a fourth embodiment of the present invention;

[0025] Fig. 5 is a cross sectional view of a plasma display panel according to a fifth embodiment of the present invention;

[0026] Fig. 6 is a cross sectional view of a front substrate of a plasma display panel according to a sixth embodiment of the present invention;

[0027] Fig. 7 is a cross sectional view of a front substrate of a plasma display panel according to a seventh embodiment of the present invention;

[0028] Fig. 8 is a cross sectional view of a plasma display panel according to an eighth embodiment of the present invention;

[0029] Fig. 9 is a cross sectional view of a front substrate of a plasma display panel according to a ninth embodiment of the present invention; and

[0030] Fig. 10 is an explode perspective view of a plasma display panel according to the related art.

DETAILED DESCRIPTION OF THE INVENTION

[0031] Reference will now be made in detail to the preferred embodiments of the present invention, examples of which are illustrated in the accompanying drawings. Wherever possible, the same reference numbers will be used throughout the drawings to refer to the same or like parts.

[0032] Fig. 1 is an exploded perspective view of a plasma display panel according to a first embodiment of the present invention.

[0033] Referring to Fig. 1, a plurality of common electrodes 22a and a plurality of scan electrodes 22b are alternatively formed on a bottom surface of a front substrate 21a. In order to reduce a line resistance, a conductive base electrode 23 is formed on a bottom of the common electrode 22a and on a bottom of

the scan electrode 22b. The common electrodes 22a and the scan electrodes 22b have a line shape, and the conductive base electrode 23 has a narrower width than the common electrodes and the scan electrodes 22a, 22b. The electrodes 22a and 22b are buried in a dielectric layer 24 coated on the bottom surface of the front substrate 21a. A passivation layer 25 is formed on a bottom surface of the dielectric layer 24. For example, the passivation layer 25 is made of magnesium oxide.

[0034] On a rear substrate 21b facing to the front substrate 21a, a strip shape of an address electrode 26 is formed to be crossed with the common electrode and the scan electrode 22a, 22b. The address electrode 26 is also buried in the dielectric layer 27. Barrier ribs 28 are formed on the dielectric layer 27 within a predetermined space to limit a discharge region. A phosphor layer 26 is coated inside the discharge region.

[0035] A sustain discharge is generated between the common electrode 22a and the scan electrodes 22b. That is, a space including a pair of the common electrode 22a and the scan electrode 22b form a discharge cell where the sustain discharge is generated.

[0036] In the present invention, a black matrix layer 20 is formed on a boundary of each discharge cell, that is, between a scan electrode 22b of a discharge cell and a common electrode 22c of an adjacent discharge cell. Also, the black matrix layer 20 is formed between the scan electrode 22b and the base electrode 23, and between the common electrode 22c and the base electrode 23. An insulating material having glass powder and oxides mixed with block pigment is used to form the black matrix layer 20 in the present invention.

[0037] Hereinafter, a manufacturing method of the plasma display panel according to the present embodiment will be explained.

[0038] At first, an ITO layer is deposited on a transparent front substrate 21a based on a sputtering scheme to form the common electrode 22a and the scan electrode 22b. A strip shape of a photosensitive black matrix material is coated on a boundary of a discharge cell, that is, between a scan electrode 22b of a discharge cell and a common electrode 22c of an adjacent discharge cell. The block matrix material is also coated on a predetermined portion of a common electrode 22a and a scan

electrode 22b where a base electrode 23 is formed. A thickness of the block matrix material coated on the common electrode and the scan electrode 22a, 22b is thinner than a thickness of the block matrix material coated on the boundary of the discharge cell. Accordingly, it is preferable that a width of the block matrix material coated on the bottom of the common electrode and the scan electrode 22a, 22b is same to a width of the base electrode 23.

[0039] After coating the black matrix material, the coated black matrix material is patterned by exposing and developing processes. After forming the black matrix pattern, the black matrix layer 20 is completely formed by a thermal process with temperatures from 550 °C to 620 °C. Since the thickness of the black matrix layer 20 formed on the bottom of the common electrode and the scan electrode 22a, 22b is thin, conductive particles contained in the common electrode and the scan electrode 22a, 22b are diffused to the black matrix layer 20 by a thermal diffusion during the thermal process, and thus the base electrode 23 is electrically connected to the common electrode and the scan electrode 22a, 22b.

[0040] After then, a conductive paste made of silver or silver alloy is printed or photo-lithographed on the bottom of the black matrix layer 20 coated on the bottom of the common electrode and the scan electrode 22a, 22b to form the base electrode 23 for reducing the line resistance.

[0041] Since manufacturing processes of the plasma display panel after forming the base electrode 23 are identical to the related art, the detailed explanation thereof is omitted.

[0042] Figs. 2 through 9 show various embodiments of a plasma display panel according to the present invention. Like reference numerals in Figs. 1 through 9 denote like elements.

[0043] Fig. 2 is a cross sectional view of a plasma display panel according to a second embodiment of the present invention.

[0044] Referring to Fig. 2, a strip shape of first black matrix layer 30 is formed a boundary area between discharge cells, that is, between a scan electrode 22b and a common electrode 22c of an adjacent discharge cell. Also, second black matrix layers 31 are formed between a scan electrode 22b and a base electrode 23, and between a common electrode 22c and a base electrode 23. The first black matrix layer 30 and the second black matrix

layers 31 are separated each other.

[0045] It is preferable that a width of the second black matrix layers 31 is identical to a width of the first black matrix layer 30. The first black matrix layer and the second black matrix layers 30, 31 are made of same material used for the black matrix layer in the first embodiment of the present invention. The second black matrix layers 31 are formed to be thin to electrically connect the two electrodes 22a, 22b and the base electrode 23.

[0046] Fig. 3 is a cross sectional view of a plasma display panel according to a third embodiment of the present invention.

[0047] Referring to Fig. 3, a strip shape of a first black matrix layer 40 is formed on a boundary area of discharge cells. Second black matrix layers 41 are formed between a scan electrode 22b and a base electrode 23, and a side surface of the scan electrode 22b, and also formed between a common electrode 22c and a base electrode 23, and a side surface of the common electrode 23.

[0048] Fig. 4 is an exploded perspective view of a plasma display panel according to a fourth embodiment of the present

invention.

[0049] As shown in Fig. 4, an insulating matrix layer 50 is formed between a scan electrode 22b of a discharge cell and a common electrode 22c of an adjacent discharge cell, between a scan electrode 22b and a base electrode 2, and between a common electrode 22c and a base electrode 23. In the present embodiment, a width of the black matrix layer 50 formed between each of the two electrodes 22b, 22c and the base electrode 23 is narrower than a width of the base electrode 23 in order to electrically connect the scan electrode and the common electrode 22b, 22c to the base electrode 23.

[0050] Fig. 5 is a cross sectional view of a plasma display panel according to a fifth embodiment of the present invention.

[0051] Referring to Fig. 5, a black matrix layer 60 is formed on a boundary area between discharge cells, between a scan electrode 22b and the base electrode 23, and between a common electrode 22c and the base electrode 23. However, the black matrix layer 60 is not completely formed between each of the two electrodes 22b, 22c and the base electrode 23. Therefore, the scan electrode 22b and the common electrode 22c are electrically

connected to the base electrode 23. That is, an isolated black matrix layer 61 having narrower width than the base electrode 23 is formed between each of two electrodes 22b, 22c and the base electrode 23 to be separated from the black matrix layer 60 within a predetermined space.

[0052] Fig. 6 is a cross sectional view of a bottom surface of a front substrate in a plasma display panel according to a sixth embodiment of the present invention. Referring to Fig. 6, a block matrix layer 70 is formed on a boundary area between a scan electrode 22b of a discharge cell and a common electrode 22c of an adjacent discharge cell, which are formed on a bottom surface of the front substrate 21a. The black matrix layer 70 is also formed between each of the two electrodes 22b, 22c and the base electrode 23.

[0053] According to the present embodiment, the black matrix layer 70 is discontinuously formed in a direction parallel with the scan electrode 22b and the common electrode 22c. Since the black matrix layer 70 is discontinuously formed, the scan electrode 22b and the common electrode 22c are electrically connected to the base electrode 23.

[0054] Fig. 7 is a cross sectional view of a front substrate of a plasma display panel according to a seventh embodiment of the present invention. Referring to Fig. 7, a black matrix layer 80 is continuously formed to be parallel with a scan electrode and a common electrode 22b, 22c on a boundary between the scan electrode 22b of a discharge cell and the common electrode 22c of an adjacent discharge cell, and between each of two electrodes 22b, 22c and a base electrode 23. A hole 80a is formed between each of two electrodes 22b, 22c and the base electrode 23 and the black matrix layer 80 is not coated on a surface of the hole 80a. Accordingly, the scan electrode 22b and the common electrode 22c are electrically connected to the base electrode 23 through the hole 80a.

[0055] Fig. 8 is a cross sectional view of a plasma display panel according to an eighth embodiment of the present invention. Referring to Fig. 8, black matrix layers 90 are formed between a scan electrode 22b and a base electrode 23, and between a common electrode 22c and a base electrode 23. The black matrix layer 90 formed between the scan electrode 22b and the base electrode 23 is extended to cover a side surface of the scan electrode 22b

facing to a common electrode 22c of an adjacent discharge cell.

[0056] Fig. 9 is a cross sectional view of a front substrate of a plasma display panel according to a ninth embodiment of the present invention. In the present embodiment, a black matrix layer 100 is formed on a boundary area of discharge cells and a bottom surface of a base electrode 23.

[0057] Since operations of the plasma display panel according to the present invention are identical to a plasma display panel according to the related art, detailed explanation thereof is omitted.

[0058] As described above, the same material is used to form the black matrix layers on the boundary of discharge cells, between the scan electrodes and the base electrode, and between the common electrode and the base electrode in the present invention. Therefore, the manufacturing process of the plasma display panel is simplified and a manufacturing efficiency is improved. Furthermore, the optimized contrast can be provided since the black matrix layer can be manufactured various shapes.

[0059] It will be apparent to those skilled in the art that various modifications and variations can be made in the present

invention. Thus, it is intended that the present invention covers the modifications and variations of this invention provided they come within the scope of the appended claims and their equivalents.

What is claimed is:

1. A plasma display panel comprising:
 - a front substrate;
 - 5 a common electrode and a scan electrode, each of which has a strip shape, alternatively formed in parallel on the bottom surface of the front substrate;
 - a base electrode formed on bottoms of the common electrode and the scan electrode to have a width narrower than the widths 10 of the common electrode and the scan electrode; and
 - black matrix layers made of same insulating material formed on a boundary of discharge cells configured with a pair of a common electrode and a scan electrode at a discharge region, and between the common electrode and the base electrode, and between 15 the scan electrode and the base electrode, to be parallel with the electrodes.
2. The plasma display panel according to claim 1, wherein a thickness of the black matrix layers formed between the common 20 electrode and the base electrode and between the scan electrode

and the base electrode is thinner than a thickness of the black matrix layer formed on the boundary of the discharge cells.

3. The plasma display panel according to claim 2, wherein
5 the black matrix layer is continuously formed on the boundaries of the discharge cells to the base electrodes, between the common electrode and the base electrode, and between the scan electrode and the base electrode in one-piece.

10 4. The plasma display panel according to claim 2, wherein the black matrix layer includes:

a first black matrix layer formed on the boundary of the discharge cells;

15 second black matrix layers formed between the common electrode and the base electrode, and between the scan electrode and the base electrode.

5. The plasma display panel according to claim 4, wherein the second black matrix layer is coated to be extended to a side 20 surface of one of the common electrode or the scan electrode,

where the side surface faces to a side surface of other electrode.

6. The plasma display panel according to claim 2, wherein
the black matrix layer is not formed on a predetermined portion
5 of the base electrodes between the scan electrode and the base
electrode and between the common electrode and the base electrode
to electrically connect the scan electrode and the common
electrode to the base electrodes.

10 7. The plasma display panel according to claim 6, wherein
a hole is formed on the black matrix layers formed between the
common electrode and the base electrode and between the scan
electrode and the base electrode to electrically connect the
common electrode and the scan electrode to the base electrode
15 through the formed hole.

8. The plasma display panel according to claim 2, wherein
the black matrix layer is discontinuously formed.

20 9. The plasma display panel according to claim 2, wherein

the black matrix layer is made of an insulating material having glass powder and oxides mixed with black pigment.

10. A plasma display panel, comprising:

- 5 a front substrate;
- a common electrode and a scan electrode alternatively formed in parallel on the bottom surface of the front substrate;
- base electrodes formed on bottom surfaces of the common electrode and the scan electrode to have a width narrower than
- 10 the common electrode and the scan electrode;
- a boundary of discharge cells configured with a pair of a common electrode and a scan electrode at a discharge region on the bottom surface of the front substrate; and
- black matrix layers made of same insulating material formed
- 15 on the bottom surfaces of the base electrodes to be parallel with the electrodes.

ABSTRACT OF THE DISCLOSURE

A plasma display panel is provided. The plasma display panel includes: a front substrate; a common electrode and a scan electrode, each of which has a strip shape, alternatively formed 5 in parallel on the bottom surface of the front substrate; a base electrode formed on bottoms of the common electrode and the scan electrode to have a width narrower than the widths of the common electrode and the scan electrode; and black matrix layers made of same insulating material formed on a boundary of discharge cells 10 configured with a pair of a common electrode and a scan electrode at a discharge region, and between the common electrode and the base electrode, and between the scan electrode and the base electrode, to be parallel with the electrodes. Accordingly, a manufacturing process of the plasma display panel becomes very 15 simplified and a manufacturing efficiency is improved. Also, the optimized contrast is provided.

Fig.1

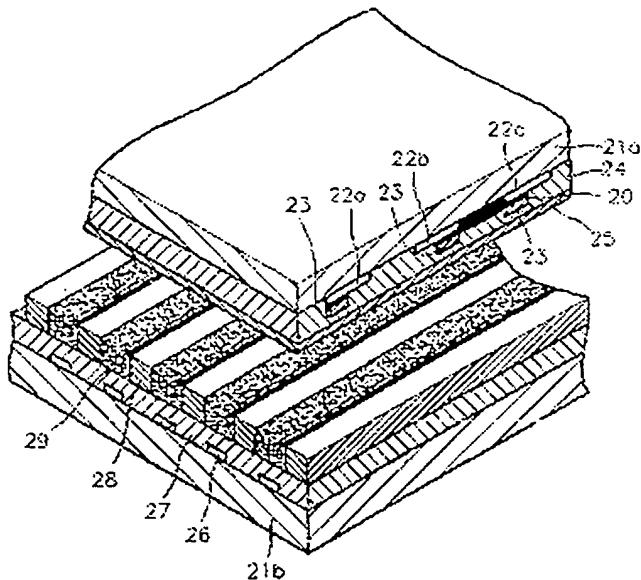


Fig.2

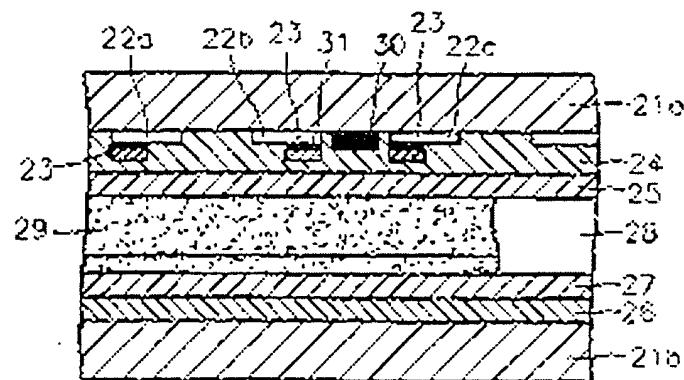


Fig.3

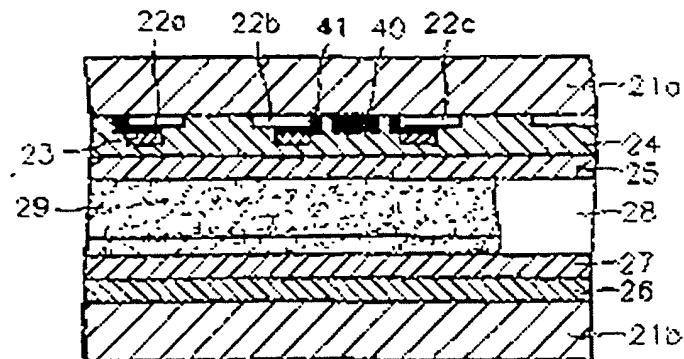
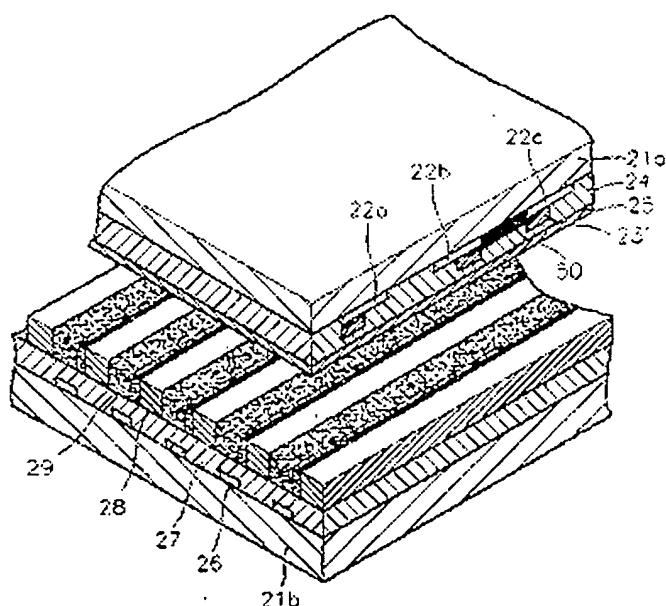


Fig.4



5

Fig.5

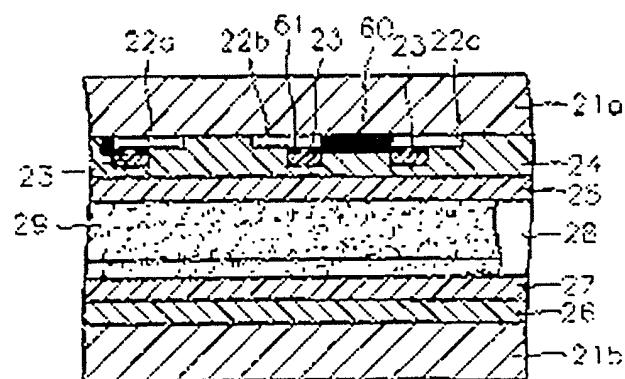


Fig. 6

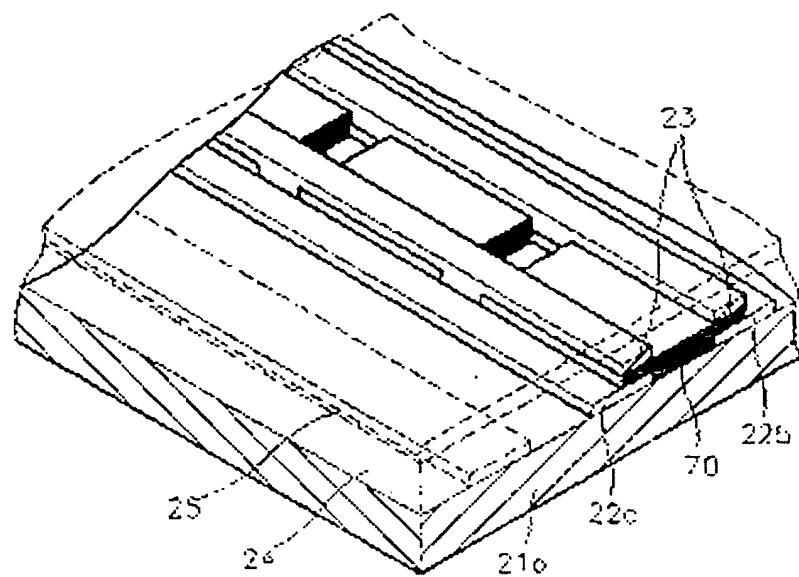


Fig. 7

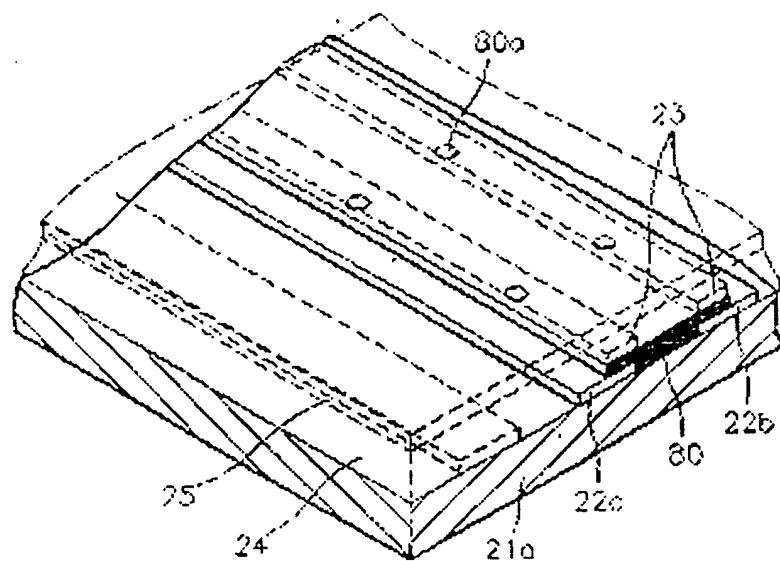


Fig.8

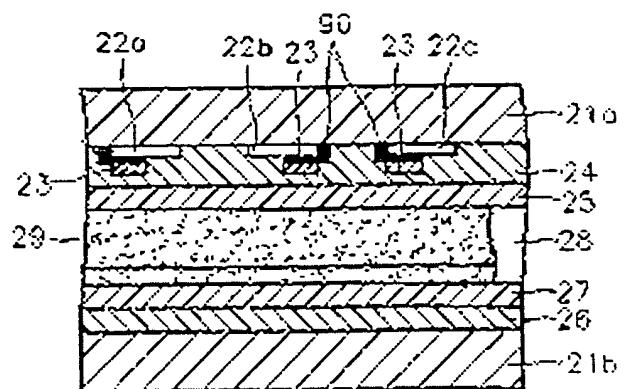


Fig.9

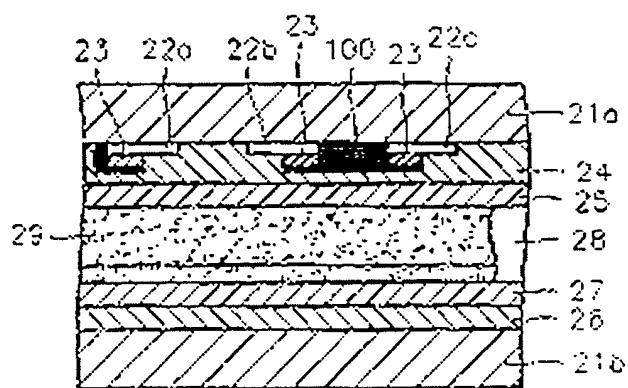


Fig.10

Related art

